

第三十五章 等待注意事项

35.1 等待注意事项

本产品有两条内部系统总线。

一条是 CPU 总线，另一条是连接低速外设的外设总线。

由于 CPU 总线时钟与外设总线时钟是异步进行的，因此如果对 CPU 的访问与对外设的访问冲突时，可能会有不期望的非法数据产生。

因此当访问可能会产生冲突的外设时，CPU 会反复执行，直至出现正确数据。

这样 CPU 并不执行下一条指令，而是等待。如果出现这种情况，指令执行所需的时钟数会根据等待的时钟数而增加(如需了解等待时钟数的详细内容，参见表 35-1)。在进行实时操作时必须要注意这一点。

35.2 产生等待的外围硬件

当 CPU 访问时发出等待请求的寄存器和 CPU 等待时钟数如表 35-1 所示。

表 35-1. 产生等待的寄存器和 CPU 等待时钟数

外围硬件	寄存器	访问方式	等待时钟的个数
看门狗定时器	WDTM	写	3 个时钟 (恒定)
串行接口 UART0	ASIS0	读	1 个时钟 (恒定)
串行接口 UART6	ASIS6	读	1 个时钟 (恒定)
A/D 转换器	ADM	写	2 ~ 5 时钟 ^注
	ADS	写	(当 ADM.5 flag = "1")
	PFM	写	2 ~ 9 时钟 ^注
	PFT	写	(当 ADM.5 flag = "0")
	ADCR	读	1 ~ 5 时钟 (当 ADM.5 flag = "1") 1 ~ 9 时钟 (当 ADM.5 flag = "0")
<计算最大等待时钟数> $\{(1/f_{\text{MACRO}}) \times 2 / (1/f_{\text{CPU}})\} + 1$ *如果计算结果中小数点以后的值乘以(1/f _{cpu})后小于 t _{cpul} ，则将它舍去；如果超过 t _{cpul} ，则进行四舍五入。 f _{MACRO} : Macro 操作频率 (当 ADM 的第 5 位 (FR2) of ADM = "1": f _x /2, 当 ADM 的第 5 位 (FR2) of ADM = "0": f _x /2 ²) f _{cpu} : CPU 时钟频率 t _{cpul} : CPU 时钟的低电平宽度			

注： 如果按上述公式计算出的等待时钟数为 1，则 CPU 不产生等待周期。

★ 注意事项: 当 CPU 使用子系统时钟而 X1 输入时钟终止时(MCC = 1)，在等待请求产生的情况下，不要访问上述寄存器。

备注: 这里的时钟是指 CPU 时钟 (f_{cpu})。

35.3 等待发生示例

<1> 看门狗定时器

<执行 MOV WDTM, A>

执行所需时钟数: 8

(当将数据写入不产生等待周期的寄存器时为 5 个时钟 (MOV sfr, A).)

<执行 MOV WDTM, #byte>

执行所需时钟数: 10

(当将数据写入不产生等待周期的寄存器时为 7 个时钟(MOV sfr, #byte).)

<2> 串行接口 UART6

<执行 MOV A, ASIS6>

执行所需时钟数: 6

(当将数据写入不产生等待周期的寄存器时为 5 个时钟(MOV A, sfr).)

<3> A/D 转换器

表 35-2. 发生等待时的等待时钟数和执行时钟数 (A/D 转换器)

<执行 MOV ADM, A; MOV ADS, A; or MOV A, ADCR>

- 当 $f_x = 10\text{ MHz}$, $tcPUL = 50\text{ ns}$

ADM 寄存器第 5 位 (FR2) 的值	f_{CPU}	等待时钟数	执行时钟数
0	f_x	9 时钟	14 时钟
	$f_x/2$	5 时钟	10 时钟
	$f_x/2^2$	3 时钟	8 时钟
	$f_x/2^3$	2 时钟	7 时钟
	$f_x/2^4$	0 时钟 (1 时钟 ^注)	5 时钟 (6 时钟 ^注)
1	f_x	5 时钟	10 时钟
	$f_x/2$	3 时钟	8 时钟
	$f_x/2^2$	2 时钟	7 时钟
	$f_x/2^3$	0 时钟 (1 时钟 ^注)	5 时钟 (6 时钟 ^注)
	$f_x/2^4$	0 时钟 (1 时钟 ^注)	5 时钟 (6 时钟 ^注)

注： 执行 MOV A, ADCR

备注： 这里的时钟是指 CPU 时钟 (f_{CPU}).

f_x : X1 输入时钟频率

$tcPUL$: CPU 时钟低电平宽度