

第八章 时钟发生器 (μ PD789062 子系列)

8.1 时钟发生器的功能

时钟发生器产生供应 CPU 和外围硬件的时钟。
使用以下类型的系统时钟振荡器。

- 系统时钟 (RC) 振荡器
这个电路振荡在 1.0 MHz \pm 15% 之间。执行 STOP 指令能够停止振荡。

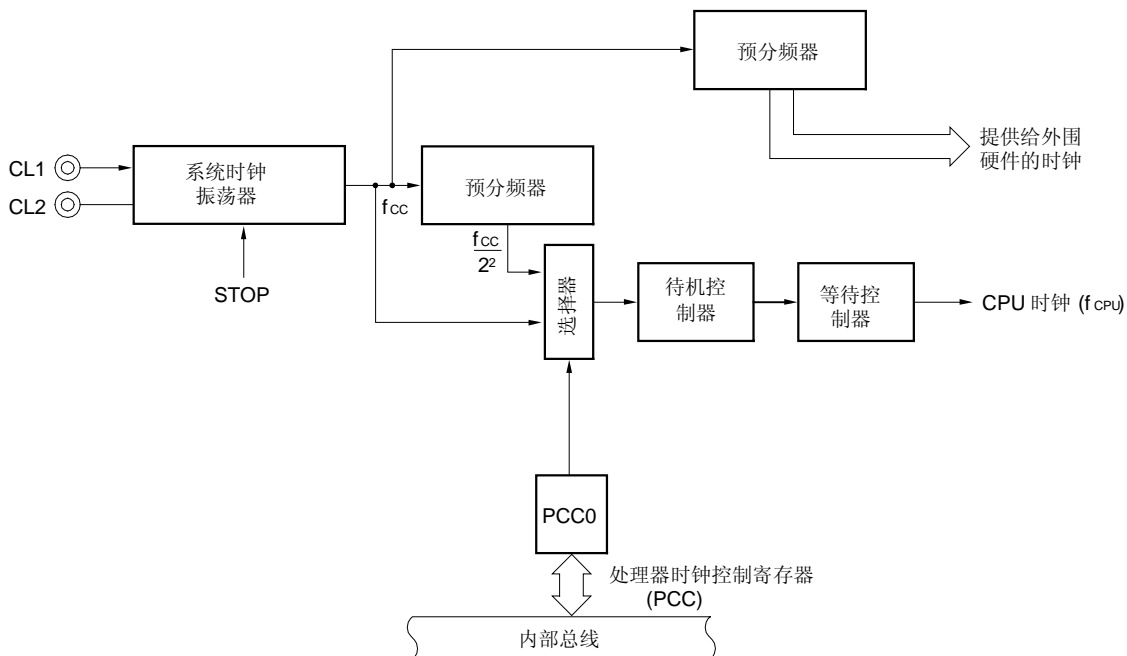
8.2 时钟发生器的配置

时钟发生器包含以下硬件。

表 8-1. 时钟发生器的配置

| 项目 | 配置 |
|-------|------------------|
| 控制寄存器 | 处理器时钟控制寄存器 (PCC) |
| 振荡器 | RC 振荡器 |

图 8-1. 时钟发生器的框图



8.3 控制时钟发生器的寄存器

时钟发生器由以下寄存器控制：

- 处理器时钟控制寄存器 (PCC)

(1) 处理器时钟控制寄存器 (PCC)

PCC 选择 CPU 时钟并且设定分频比率。

PCC 使用 1 位或 8 位存储器操作指令设置。

RESET 输入后 PCC 为 02H。

图 8-2. 处理器时钟控制寄存器的格式

| 符号 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | 地址 | 复位后 | R/W |
|-----|---|---|---|---|---|---|------|---|-------|-----|-----|
| PCC | 0 | 0 | 0 | 0 | 0 | 0 | PCC0 | 0 | FFFBH | 02H | R/W |

| PCC0 | CPU 时钟 (f_{CPU}) 选择 | | 最小指令执行时间: $2/f_{CPU}$ |
|------|-------------------------|--|---------------------------------|
| | | | 在 $f_{CC} = 1.0 \text{ MHz}$ 操作 |
| 0 | f_{CC} | | 2.0 μs |
| 1 | $f_{CC}/2^2$ | | 8.0 μs |

注意事项 第 0 位和第 2~7 位必须设置为 0。

备注 f_x : 系统时钟振荡频率

8.4 系统时钟振荡器

8.4.1 系统时钟振荡器

系统时钟振荡器通过与 CL1 和 CL2 引脚连接的电阻 (R) 和电容 (C) 振荡 (1.0 MHz 典型值)。一个外部时钟同样也可以输入给电路。在这种情况下, 把时钟信号输入到 CL1 引脚, 把反向信号输入到 CL2 引脚。图 8-3 显示了系统时钟振荡器的外部电路。

图 8-3. 系统时钟振荡器的外部电路



注意事项 当应用系统时钟振荡器时, 布线应该按照上图 8-3 中虚线内的方式连接, 这样可以减小分布电容对振荡器的影响。

- 保持连线尽可能的短。
- 不要使其它的信号线与振荡器导线互相交叉, 不要在振荡器旁边通过大电流的信号线。
- 保持振荡器电容的地和 Vss 同电位, 不要让电容使用的地通过大电流。
- 不要从振荡器上取信号。

8.4.2 振荡器连接错误示例

图 8-4 显示了错误的振荡器连接方法。

图 8-4. 振荡器连接错误示例 (1/2)

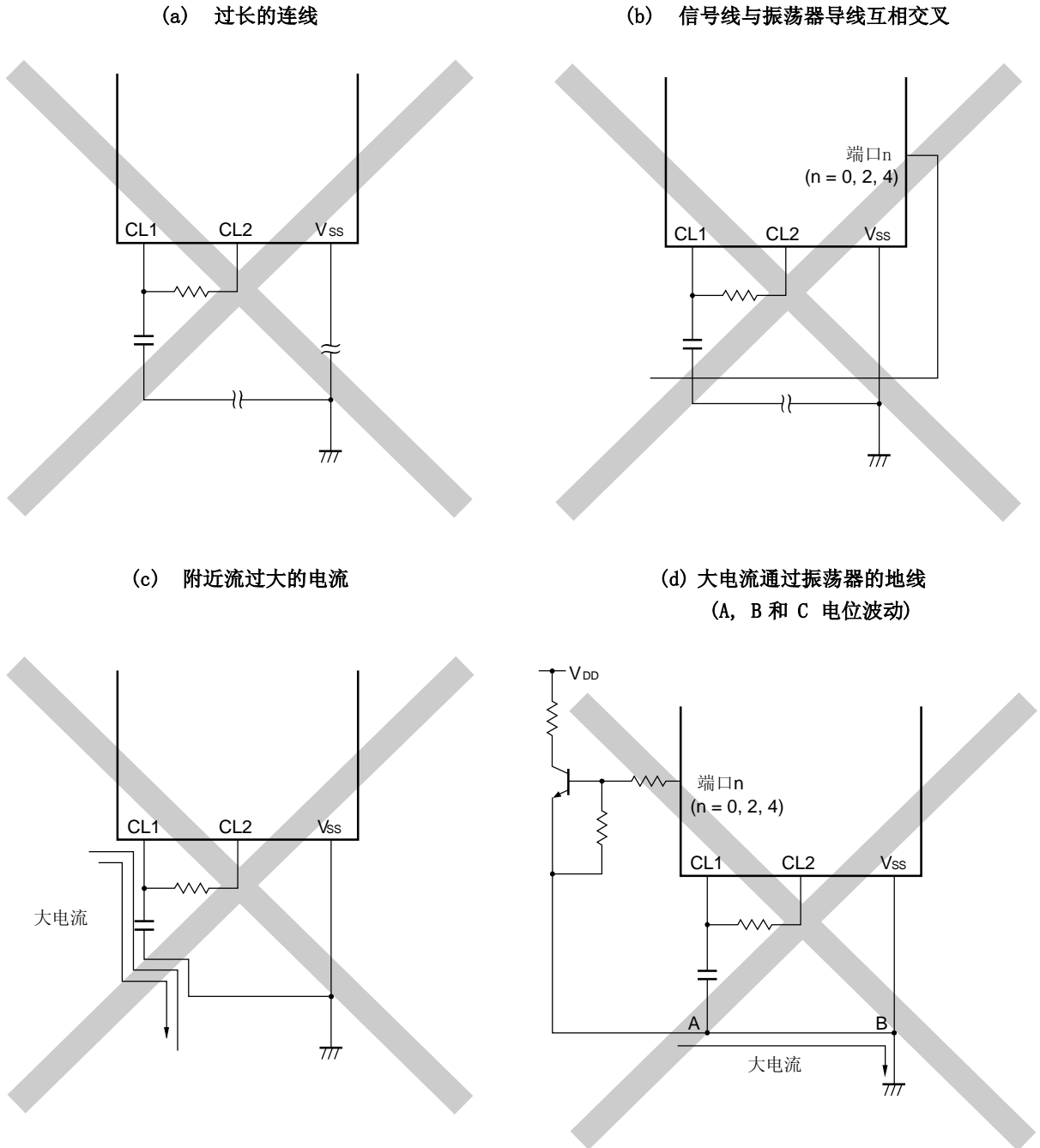
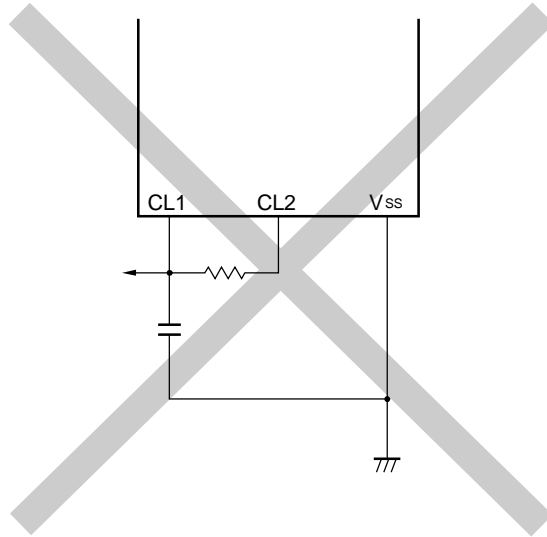


图 8-4. 振荡器连接错误示例 (2/2)

(e) 读取信号



8.4.3 分频电路

分频电路用来分频系统时钟振荡器 (fx) 的输出来产生其它各种时钟。

8.5 时钟发生器的操作

时钟发生器产生下列时钟并且控制 CPU 的操作模式，比如待机模式。

- 系统时钟 f_{cc}
- CPU 时钟 f_{cpu}
- 外围硬件的时钟

时钟发生器的操作取决于处理器时钟控制寄存器 (PCC)，如下所示。

- (a) 当复位信号产生时 (PCC = 02H)，系统时钟处于慢速模式 (8.0μs: 1.0MHz 操作)。当一个低电平输入复位引脚时，系统时钟的振荡停止。
- (b) 可以通过 PCC 设置两种类型的最小指令执行时间 (2.0μs 和 8.0μs: 1.0MHz 操作)。
- (c) 能使用两种待机模式，STOP 和 HALT。
- (d) 通过系统时钟的分频产生外围硬件的时钟。当系统时钟停止时，其它的外围也被停止 (外部输入时钟操作除外)。

8.6 更改 CPU 时钟的设置

8.6.1 切换 CPU 时钟所需的时间

CPU 时钟可以通过处理器时钟控制寄存器 (PCC) 的第 1 位 (PCC0) 来选择。

事实上, 指定的时钟并不是在更改 PCC 的设定后马上生效的, 在这之后老的时钟仍然应用几个指令周期 (见表 8-2)。

表 8-2. 切换 CPU 时钟所需的最长时间

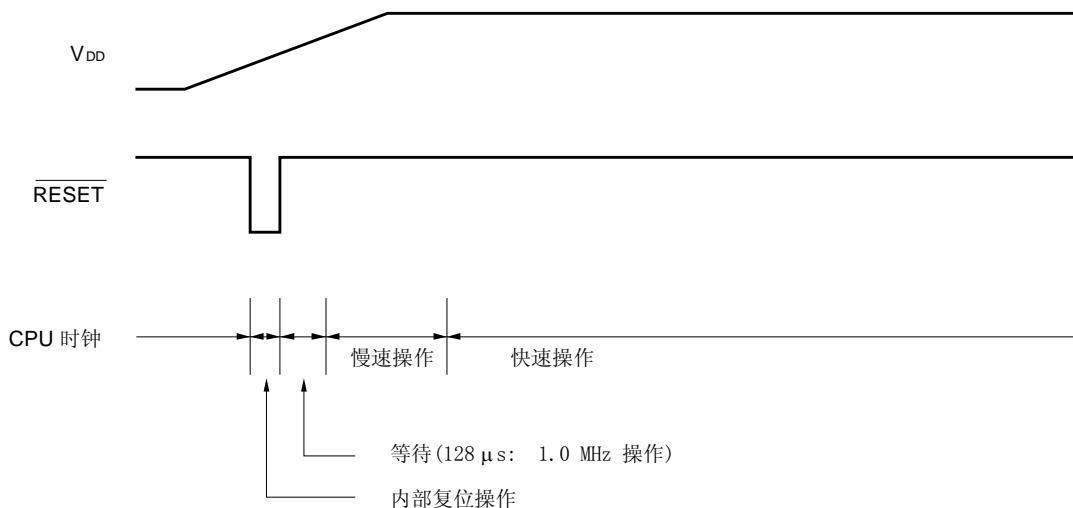
| 切换前的设定值 | 切换后的设定值 | |
|---------|---------|------|
| | PCC0 | PCC0 |
| 0 | 0 | 1 |
| | 1 | 4 时钟 |
| 1 | 2 时钟 | |

备注 2 个时钟是切换前的 CPU 最小指令执行时间。

8.6.2 CPU 时钟切换

下图举例说明了 CPU 时钟是如何切换的。

图 8-5. 系统时钟和 CPU 时钟间的切换



- <1> 当复位引脚变为低电平时, CPU 复位。当复位引脚变为高电平时, 复位状态被释放并且系统时钟开始振荡。同时, 振荡稳定时间 ($2^7/f_{cc}$) 被自动保护。这之后, CPU 在系统时钟的低速状态下开始执行指令 (工作在 1.0 MHz 时为 8.0 μs)。
- <2> 在 V_{DD} 电压上升到高电平从而 CPU 可以工作在高速模式所需要的时间达到之后, 处理器时钟控制寄存器 (PCC) 被重新设定, 从而选择高速工作模式。