

第四章 引脚功能 (μPD789167Y 和 789177Y 子系列)

4.1 引脚功能列表

(1) 端口引脚

引脚名称	I/O	功能	复位后	复用功能
P00~P05	I/O	端口 0 6 位输入/输出口 可以位选输入/输出方式 作为输入口时, 可通过设置上拉电阻选项寄存器 0(PU0)来指定使用上拉电阻.	输入	-
P10, P11	I/O	端口 1 2 位输入/输出口 可以位选输入/输出方式 作为输入口时, 可通过设置上拉电阻选项寄存器 0(PU0)来指定使用上拉电阻.	输入	-
P20	I/O	端口 2 7 位输入/输出口 可以位选输入/输出方式 对 P20 到 P22, P25, 和 P26, 可通过设置上拉电阻选项寄存器 B2 (PUB2)来指定使用上拉电阻 只有 P23 和 P24 可作为 N沟道开漏输入/输出口使用	输入	$\overline{\text{SCK20}}/\text{ASCK20}$
P21				S020/TxD20
P22				SI20/RxD20
P23				SCL0
P24				SDA0
P25				TI80/ $\overline{\text{SS20}}$
P26				T080
P30	I/O	端口 3 4 位输入/输出口 可以位选输入/输出方式. 可通过设置上拉电阻选项寄存器 B3 (PUB3)来指定使用上拉电阻.	输入	INTP0/TI81/CPT90
P31				INTP1/T081
P32				INTP2/T090
P33				INTP3/T082/BZ090
P50~P53	I/O	端口 5 4 位 N 沟道开漏输入/输出口 可以位选输入/输出方式 对于掩膜 ROM, 是否内置上拉电阻可在掩膜时指定	输入	-
P60~P67	输入	端口 6 8 位输入口	输入	ANI0~ ANI7

(2) 非端口引脚

引脚名称	I/O	功能	复位后	复用功能
INTP0	输入	当指定的有效沿（上升沿、下降沿或双沿）到来时，产生外部中断请求	输入	P30/TI81/CPT90
INTP1				P31/T081
INTP2				P32/T090
INTP3				P33/T082/BZ090
SI20	输入	串行接口的串行数据输入	输入	P22/RxD20
S020	输出	串行接口的串行数据输出	输入	P21/TxD20
SCK20	I/O	串行接口的串行时钟输入/输出	输入	P20/ASCK20
SS20	输入	串行接口的片选输入	输入	P25/TI80
ASCK20	输入	异步串行接口的串行时钟输入	输入	P20/SCK20
RxD20	输入	异步串行接口的串行数据输入	输入	P22/SI20
TxD20	输出	异步串行接口的串行数据输出	输入	P21/S020
SCL0	I/O	SMB0 时钟输入/输出	输入	P23
SDA0	I/O	SMB0 数据输入/输出	输入	P24
TI80	输入	输入到 8 位定时器/事件计数器 (TM80) 的外部计数时钟	输入	P25/SS20
TI81	输入	输入到 8 位定时器/事件计数器 (TM81) 的外部计数时钟	输入	P30/INTP0/CPT90
T080	输出	8 位定时器/事件计数器 (TM80) 输出	输入	P26
T081	输出	8 位定时器/事件计数器 (TM81) 输出	输入	P31/INTP1
T082	输出	8 位定时器 (TM82) 输出	输入	P33/INTP3/BZ090
T090	输出	16 位定时器 (TM90) 输出	输入	P32/INTP2
CPT90	输入	捕捉沿输入	输入	P30/INTP0/TI81
BZ090	输出	蜂鸣器输出	输入	P33/INTP3/T082
ANI0~ANI7	输入	A/D 转换器模拟信号输入	输入	P60~ P67
AVREF	-	A/D 转换器参考电压	-	-
AVSS	-	A/D 转换器地电位	-	-
AVDD	-	A/D 转换器模拟电源	-	-
X1	输入	主系统时钟振荡晶体连接	-	-
X2	-		-	-
XT1	输入	副系统时钟振荡晶体连接	-	-
XT2	-		-	-
RESET	输入	系统复位输入	输入	-
VDD0	-	端口部分正电源	-	-
VDD1	-	端口电路除外的正电源	-	-
VSS0	-	端口部分接地端	-	-
VSS1	-	端口电路除外的接地端	-	-
IC0	-	内部连接. 直接连接到 VSS0 或者 VSS1	-	-
IC2	-	内部连接. 开路	-	-
VPP	-	该引脚用来设置 flash 存储器编程模式，程序写入和校验接高电平。	-	-

4.2 引脚功能描述

4.2.1 P00~P05 (端口 0)

端口 0(P0)是一个 6 位输入/输出端口, 可通过端口模式寄存器 0(PM0)位选输入/输出模式。当作为输入口时, 可通过上拉电阻选项寄存器 0(PU0)设置为使用内部上拉电阻。

4.2.2 P10, P11 (端口 1)

端口 1(P1)是一个 2 位输入/输出端口, 可通过端口模式寄存器 1(PM1)位选输入/输出模式。当作为输入口时, 可通过上拉电阻选项寄存器 0(PU0)设置为使用内部上拉电阻。

4.2.3 P20~P26 (端口 2)

端口 2(P2)是一个 7 位输入/输出端口。另外, 端口 2 也可作为串行接口数据输入输出、串行接口时钟输入输出定时器输入输出端口。

端口 2 可在以下操作模式下按位指定。

(1) 端口模式

在端口模式下, P20~P26 用作 8 位输入输出端口。端口 2 可通过端口模式寄存器 2(PM2) 位选输入输出模式。对 P20 到 P22, P25 和 P26 来说, 不管端口模式寄存器 2(PM2)的设置如何, 可通过上拉电阻选项寄存器 B2 (PUB2)设置为使用内部上拉电阻。P23 和 P24 是 N 沟道开漏输入/输出口。

(2) 控制模式

在控制模式下, P20~P26 用作串行接口的数据输入输出、时钟输入输出和定时器输入输出端口。

(a) TI80

8 位定时器/事件计数器 80 的外部时钟输入引脚。

(b) T080

8 位定时器/事件计数器 80 的定时器输出引脚。

(c) SI20, S020

串行接口的串行数据输入输出引脚。

(d) $\overline{\text{SCK20}}$

串行接口的串行时钟输入输出引脚。

(e) $\overline{\text{SS20}}$

串行接口的片选输入。

(f) RxD20, TxD20

异步串行接口的串行数据输入输出引脚。

(g) ASCK20

异步串行接口的串行时钟输入引脚。

(h) SCL0

SMB0 的时钟输入/输出引脚。

(i) SDA0

SMB0 的数据输入/输出引脚。

注意事项 当使用 P20 到 P26 作为串行接口引脚时，必须根据其功能对输入/输出和输出锁存进行设置。详细设置方法参照表 14-2 串行接口 20 的工作模式设置。

4.2.4 P30~P33 (端口 3)

端口 3 (P3) 是一个 4 位输入输出端口。另外，端口 3 也可作为定时器输入输出和外部中断输入端口。

端口 2 可在以下操作模式下按位指定。

(1) 端口模式

在端口模式下，P30 到 P33 用作 4 位输入输出端口。端口 3 可通过端口模式寄存器 3 (PM3) 位选输入输出模式。不管端口模式寄存器 3 (PM3) 的设置如何，可通过上拉电阻选项寄存器 B3 (PUB3) 设置为使用内部上拉电阻。

(2) 控制模式

在控制模式下，P30 到 P33 可用作定时器输入输出和外部中断输入端口。

(a) TI81

8 位定时器/事件计数器 81 的外部时钟输入引脚。

(b) T090, T081, T082

16 位定时器 90, 8 位定时器/事件计数器 81 和 8 位定时器/82 的输出引脚。

(c) CPT90

16 位定时器 90 的捕捉沿输入引脚。

(d) BZ090

16 位定时器 90 的蜂鸣器输出引脚。

(e) INTP0 到 INTP3

外部中断（指定的有效沿（上升沿，下降沿或双沿））输入引脚。

4.2.5 P50~P53 (端口 5)

端口 5 (P5) 是一个 4 位 N 沟开漏的输入输出端口。端口 5 可通过端口模式寄存器 5 (PM5) 位选输入输出模式。掩膜 ROM 芯片可通过掩膜选项指定是否使用内部上拉电阻。

4.2.6 P60~P67 (端口 6)

端口 6(P6)是一个 8 位输入端口。端口 6 作为通用输入端口的同时也能作为 A/D 转换器输入引脚。

(1) 端口模式

在端口模式下, P60 ~ P67 用作 8 位输入端口。

(2) 控制模式

在控制模式下, P60 ~ P67 作为 A/D 转换器模拟信号输入引脚(ANI0 到 ANI7)。

4.2.7 $\overline{\text{RESET}}$

复位信号输入引脚, 低电平有效。

4.2.8 X1, X2

这些引脚用来连接晶体振荡器为主系统时钟振荡器提供振荡源。

支持外部时钟信号, 将输入的时钟信号连接到 X1 引脚, 它的反向信号连接到 X2 引脚。

4.2.9 XT1, XT2

这些引脚用来连接晶体振荡器为副系统时钟振荡器提供振荡源。

支持外部时钟信号, 将输入的时钟信号连接到 XT1 引脚, 它的反向信号连接到 XT2 引脚。

4.2.10 AV_{DD}

A/D 转换器模拟电路电源引脚。请将它与 V_{DD0} 引脚总保持相同的电位 (即使不使用 A/D 转换器)。

4.2.11 AV_{SS}

A/D 转换器地电位引脚。请将它与 V_{SS0} 引脚总保持相同的电位 (即使不使用 A/D 转换器)。

4.2.12 AV_{REF}

A/D 转换器参考电压引脚。当不使用 A/D 转换器时将它连接到 V_{DD0} 或 V_{SS0} 。

4.2.13 V_{DD0} , V_{DD1}

V_{DD0} 为端口部分提供正电源。

V_{DD1} 为端口以外的部分提供正电源。

4.2.14 V_{SS0} , V_{SS1}

V_{SS0} 为端口部分提供地。

V_{SS1} 为端口以外的部分提供地。

4.2.15 V_{PP} (仅限 flash 存储器产品)

用于 flash 编程模式设置和程序写/校验的高电压供应。

通过以下方式连接该引脚。

- 单独连接一个 10 kΩ 下拉电阻。
- 通过使用电路板上的跳线，在编程模式下直接连接到专用 flash 编程器或者在正常工作模式下直接连接到 V_{SS}

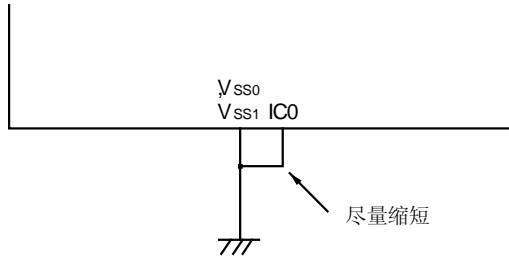
★ 如果 V_{PP} 引脚和 V_{SS} 之间的连线过长，或者 V_{PP} 引脚上有外部噪声，那么用户程序可能不能正确的运行。

4.2.16 IC₀ (仅限掩膜 ROM 产品)

IC₀ (内部连接) 引脚用来在出货前将 μPD789167Y 和 μPD789177Y 子系列设置成测试模式。在正常工作模式下，直接将该引脚连接到 V_{SS0} 或 V_{SS1}，连线尽量短。

如果由于 IC₀ 引脚和 V_{SS0} 或 V_{SS1} 之间的连线过长使得 IC₀ 引脚和 V_{SS0} 或 V_{SS1} 之间的电位不同，或者 IC₀ 引脚上有外部噪声，那么用户程序可能不能正确的运行。

- 直接将 IC₀ 引脚连接到 V_{SS0} 或 V_{SS1}。

4.2.17 IC₂

IC₃ 是内部连接引脚，开路。

4.3 引脚 I/O 电路和未用引脚的推荐连接方式

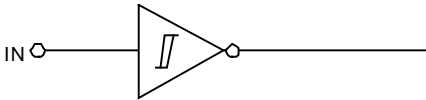
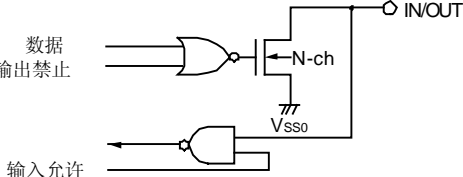
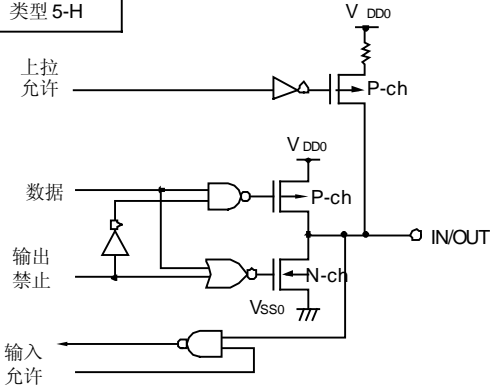
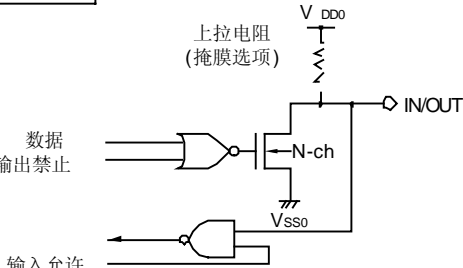
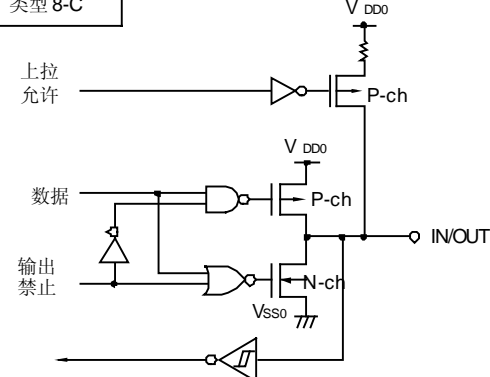
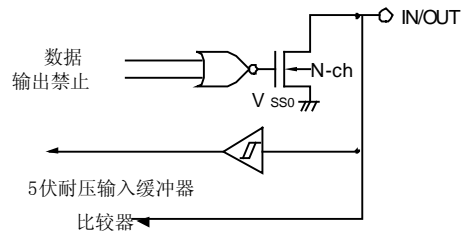
输入输出电路类型和未被使用引脚的推荐连接方式见表 4-1。

各类型输入输出电路结构如图 4-1。

表 4-1. 输入输出电路类型和未被使用引脚的推荐连接方式

引脚名称	输入/输出电路类型	I/O	未使用引脚的推荐连接
P00~P05	5-H	I/O	输入：通过电阻单独连接到 VDD0, VDD1 VSS0 或者 VSS1 输出：开路
P10, P11			
P20/SCK20/ASCK20			
P21/S020/TxD20			
P22/SI20/RxD20			
P23/SCL0	13-X		输入：通过电阻单独连接到 VDD0 或 VDD1 输出：开路
P24/SDA0			
P25/TI80/SS20	8-C		输入：通过电阻单独连接到 VDD0, VDD1, VSS0 或 VSS1 输出：开路
P26/T080			
P30/INTP0/TI81/CPT90			
P31/INTP1/T081			
P32/INTP2/T090	13-U	输入：连接到 VSS0 或者 VSS1 输出：开路	
P33/INTP3/T082/BZ090			
P50 ~ P53 (掩膜 ROM 版本)			
P50~ P53 (flash 存储器版本)	13-T		
P60/ANI0 ~ P67/ANI7	9-C	输入	直接连接到 VDD0, VDD1, VSS0 或 VSS1
XT1	-	输入	连接到 VSS0 或者 VSS1
XT2		-	开路
RESET	2	输入	-
IC0 (掩膜 ROM 版本)	-	-	直接连接到 VSS0 或者 VSS1
IC2			开路
VPP (flash 存储器版本)			单独连接一个 10 kΩ 下拉电阻或者通过电阻直接连接到 VSS0 或 VSS1

表 4-1. 引脚 I/O 电路

<p>类型 2</p>  <p>具有后滞特性的施密特触发输入</p>	<p>类型 13-T</p>  <p>中等耐压输入缓冲器</p>
<p>类型 5-H</p> 	<p>类型 13-U</p>  <p>中等耐压输入缓冲器</p>
<p>类型 8-C</p> 	<p>类型 13-X</p>  <p>5伏耐压输入缓冲器 比较器</p>
<p>类型 9-C</p> 